

Architecture des ordinateurs

Cours 5 - Les Circuits Séquentiels

Halim Djerroud (hdd@ai.univ-paris8.fr)
Sylvia Chalençon (sc@up8.edu)

LIASD - Université Paris 8

Hiver 2021

Introduction

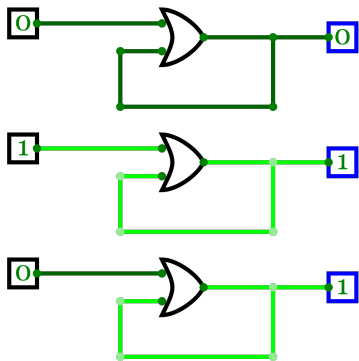
Circuits logiques Séquentiels :

- Les sorties ne dépendent pas uniquement des entrées mais dépendent aussi de leurs états antérieurs.
- Permet de fabriquer des mémoires

Généralités

- Circuit électronique capable de mémoriser un 0 ou un 1.
- Une Bascule a deux sorties compléments l'une de l'autre (Q et Q').

Que fait ce circuit ?



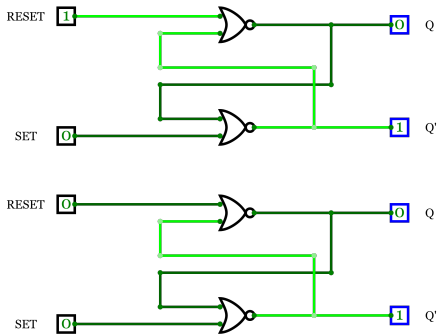
Les différents types de Bascules

- Il existe quatre type de bascules :
 - Bascule RS
 - Bascule JK
 - Bascule D
 - Bascule T

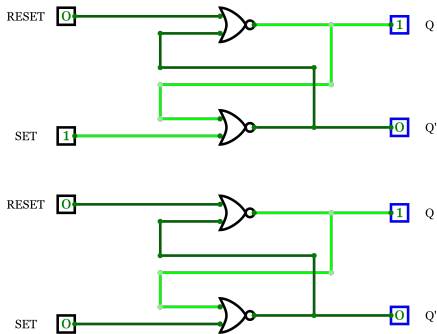
Bascule RS

- Remise à Zéro
- Remise à Un
- La bascule RS admet un état interdit

Bascule RS



Bascule RS



Bascule RS

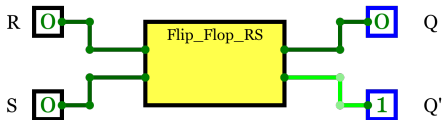


Table de vérité de Basule RS

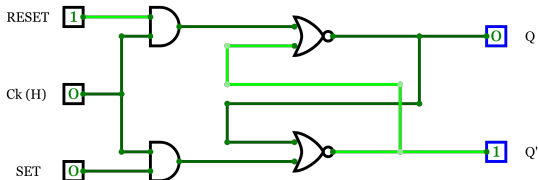
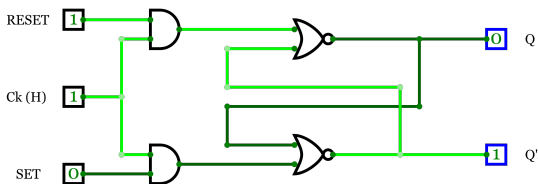
- (R) RESET : Mise à 0
- (S) SET : Mise à 1
- (Q) : État présent
- (Q+) : État suivant
- $Q+ = Q + R'Q$ (avec SR=0)

S	R	Q	Q+	Observation
0	0	0	0	Point mémoire
0	0	1	1	Point mémoire
0	1	0	0	Remise à Zéro
0	1	1	0	Remise à Zéro
1	0	0	1	Remise à Un
1	0	1	1	Remise à Un
1	1	0	X	État interdit
1	1	1	X	État interdit

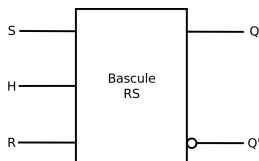
Basule RS Synchrones

- Il est nécessaire d'avoir des bascules qui ne changeront d'état que si une impulsion d'horloge est présente à leur entrées.

Bascule RS Synchrone



Bascule RS Synchrones

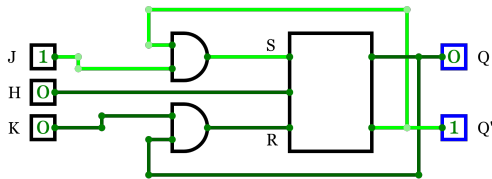


H	S	R	$Q+$	<i>Observation</i>
0	X	X	Q	Point mémoire
1	0	0	Q	Point mémoire
1	0	1	0	Remise à Zéro
1	1	0	1	Remise à Un
1	1	1	X	État interdit

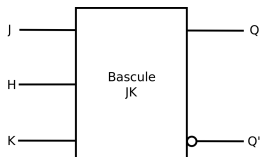
Bascule JK

- La bascule RS admet un état interdit
- La bascule JK fonctionne exactement comme la bascule RS synchrone, avec J correspondant à S et K à R.
- Sauf : la combinaison $J = K = 1$, la bascule change d'état
- Les bascules JK sont toujours synchrones
- $Q^+ = JQ' + K'Q$

Bascule JK



Bascule JK Synchrones



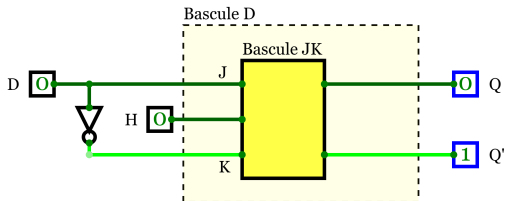
J	K	$Q+$	<i>Observation</i>
0	0	Q	Point mémoire
0	1	0	Remise à Zéro
1	0	1	Remise à Un
1	1	Q'	Changement d'état

Bascule D

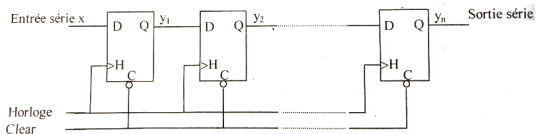
- La sortie de cette bascule recopie sa seule entrée D au rythme des impulsions de l'horloge.
- $Q^+ = 1$ si $D = 1$ et $Q^+ = 0$ si $D = 0$
- $Q^+ = D$

D	Q	Q^+
0	0	0
0	1	0
1	0	1
1	1	1

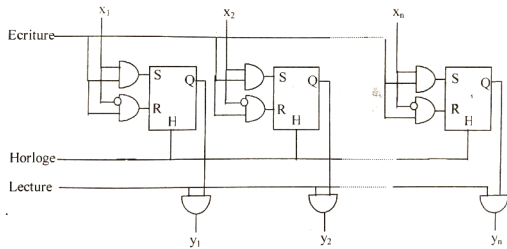
Bascule D



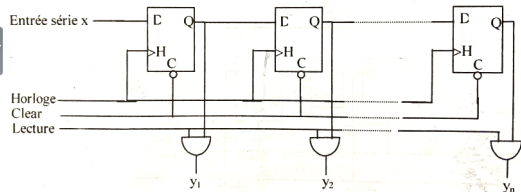
Registres à écriture et lecture en série



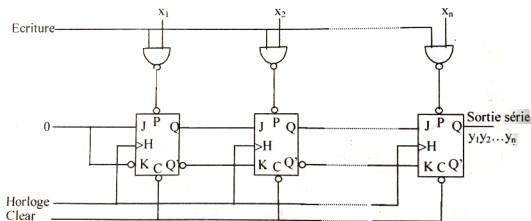
Registres à écriture et lecture parallèle



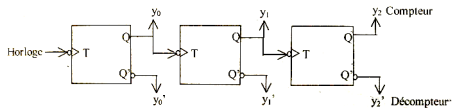
Registres à écriture en série et lecture parallèle



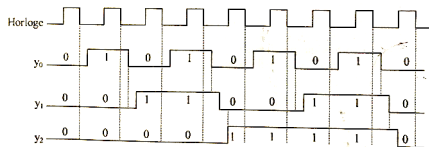
Registres à écriture en parallèle et lecture série



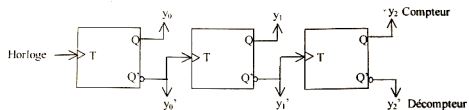
Les compteurs asynchrones



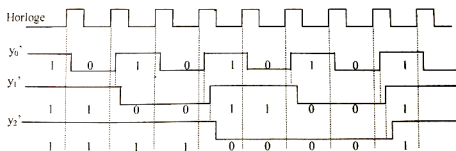
(a) Le circuit



Les compteurs asynchrones (suite)



(a) Le circuit



Les compteurs asynchrones modulo-10

